

CLM1120

4通道, 2kSPS, 16位模数转换器ADC

说明

CLM1120 是一款精密 16 位模数转换器 (ADC), 所集成的多种特性能够降低系统成本并减少小型传感器信号测量应用中的组件数量。

此器件能够以高达 2000 次/秒 (SPS) 采样数据速率执行转换, 并且能够在单周期内稳定。针对噪声环境中的工业应用, 当采样频率为 20SPS 时, 数字滤波器可同时提供 50Hz 和 60Hz 抑制。内部 PGA 提供高达 128V/V 的增益。此 PGA 使得 CLM1120 非常适用于小型传感器信号测量应用, 例如电阻式温度检测器 (RTD)、热电偶、热敏电阻和阻性桥式传感器。

在禁用 PGA 后的占空比模式下运行功耗可低至 120 μ A。CLM1120 采用薄型小外形尺寸 (TSSOP)-16 封装, 额定工作温度范围为 -55 $^{\circ}$ C 至 +125 $^{\circ}$ C。

应用

- 温度传感器测量:
 - ✓ 热敏电阻
 - ✓ 热电偶
 - ✓ 电阻式温度检测器 (RTD): 2 线、3 线或 4 线制类型

- 电阻桥式传感器测量:
 - ✓ 压力传感器
 - ✓ 应力计
 - ✓ 衡器
- 便携式仪表
- 工厂自动化和过程控制

特性

- 低电流:
- 占空比模式下低至 120 μ A (典型值)
- 宽电源电压范围: 2.3V 至 5.5V
- 可编程增益: 1V/V 至 128V/V
- 可编程数据速率: 高达 2kSPS
- 高达 20 位有效分辨率
- 采用单周期稳定数字滤波器, 在 20SPS 时实现 50Hz 和 60Hz 谐波抑制
- 两个差分输入或四个单端输入
- 双匹配可编程电流源: 50 μ A 至 1.5mA
- 集成 2.048V 基准电压: 漂移 5ppm/ $^{\circ}$ C (典型值)
- 集成 2% 精准振荡器
- 集成温度传感器: 精度 0.5 $^{\circ}$ C (典型值)
- 与 SPI 兼容的接口 (模式 1)
- 封装: TSSOP-16

目录

CLM1120	1
目录.....	2
图目录	3
缩写目录	4
1. 功能框图	6
2. 引脚配置和功能.....	6
3. 绝对最大额定值.....	8
4. 建议的工作条件.....	8
5. 电气特性	9
6. 噪声性能.....	12
7. SPI 时序要求	13
8. SPI 开关特性	14
9. 寄存器映射	14
10.Package Outline	19
11.订购信息.....	20

图目录

图1.1 K型热电偶测量示意图(注意外界滤波电阻不大于 1KΩ.....	6
图2.1 16引脚TSSOP封装顶视图.....	6
图7.1 串行接口时序要求.....	13
图8.1 串行接口开关特性.....	14

缩写目录

ADR	Address 地址
AL	Application Layer 应用层
BD	Bidirectional 双向
BGA	Ball Grid Array 球阵列封装
BHE	Bus High Enable 总线高电平使能
CMD	Command 命令
CS	Chip Select 片选
DC	Distributed Clock 集成分布时钟
DL	Data Link Layer 数据链接层
EMC	Electromagnetic Compatibility 电磁兼容性
EMI	Electromagnetic Interference 电磁干扰
EOF	End of Frame 帧结尾
EEPROM	Electrically Erasable Programmable read only memory 带电可擦可编程只读存储器
FMMU	Fieldbus Memory Management Unit 现场总线内存管理单元
GPI	General Purpose Input 通用数字量输入引脚
GPO	General Purpose Output 通用数字量输出引脚
I	Input 输入
I/O	Input or Output 输入或者输出
I2C	Inter-Integrated Circuit 集成电路总线
IRQ	Interrupt Request 中断请求
LDO	Low Drop-Out regulator 低压差线性稳压器
LVDS	Low Voltage Differential Signaling 低压差分信号
LI-	LVDS RX- 低压差分信号负接收端
LI+	LVDS RX+ 低压差分信号正接收端
LO-	LVDS TX- 低压差分信号负发射端
LO+	LVDS TX+ 低压差分信号正发射端
LED	Light Emitting Diode 发光二极管
MAC	Media Access Controller 介质访问控制
MDIO	Management Data Input / Output 管理数据输入/输出
MI	(PHY) Management Interface 以太网物理层接口器件管理接口

MII	Media Independent Interface 介质无关接口
MISO	Master In – Slave Out 主站输入-从站输出
MOSI	Master Out – Slave In 主站输出-从站输入
n.a.	not available 未使用
n.c.	not connected 未连接
O	Output 输出
PD	Pull-down 下拉
PDI	Process Data Interface 过程数据接口 Physical Device Interface 物理设备接口
PLL	Phase Locked Loop 锁相回路
PU	Pull-up 上拉
PHY	Physical 以太网物理层器件
QFN	Quad Flat package No leads 方形扁平无引脚封装
RD	Read 读
SII	Slave Information Interface 从站信息接口
SM	SyncManager 同步管理器
SOF	Start of Frame 帧起始
SPI	Serial Peripheral Interface 串行外设接口
TA	Transfer Acknowledge 传输应答
TFBGA	Thin-profile Fine-pitch BGA 薄型球栅阵列封装
TS	Transfer Start 传输周期启动
UI	Unused Input (PDI: PD, 其它: GND)未使用的输入引脚
WD	Watchdog 看门狗
WPD	Weak Pull-down 弱下拉, 只够配置信号
WPU	Weak Pull-up 弱上拉, 只够配置信号
WR	Write 写

1. 功能框图

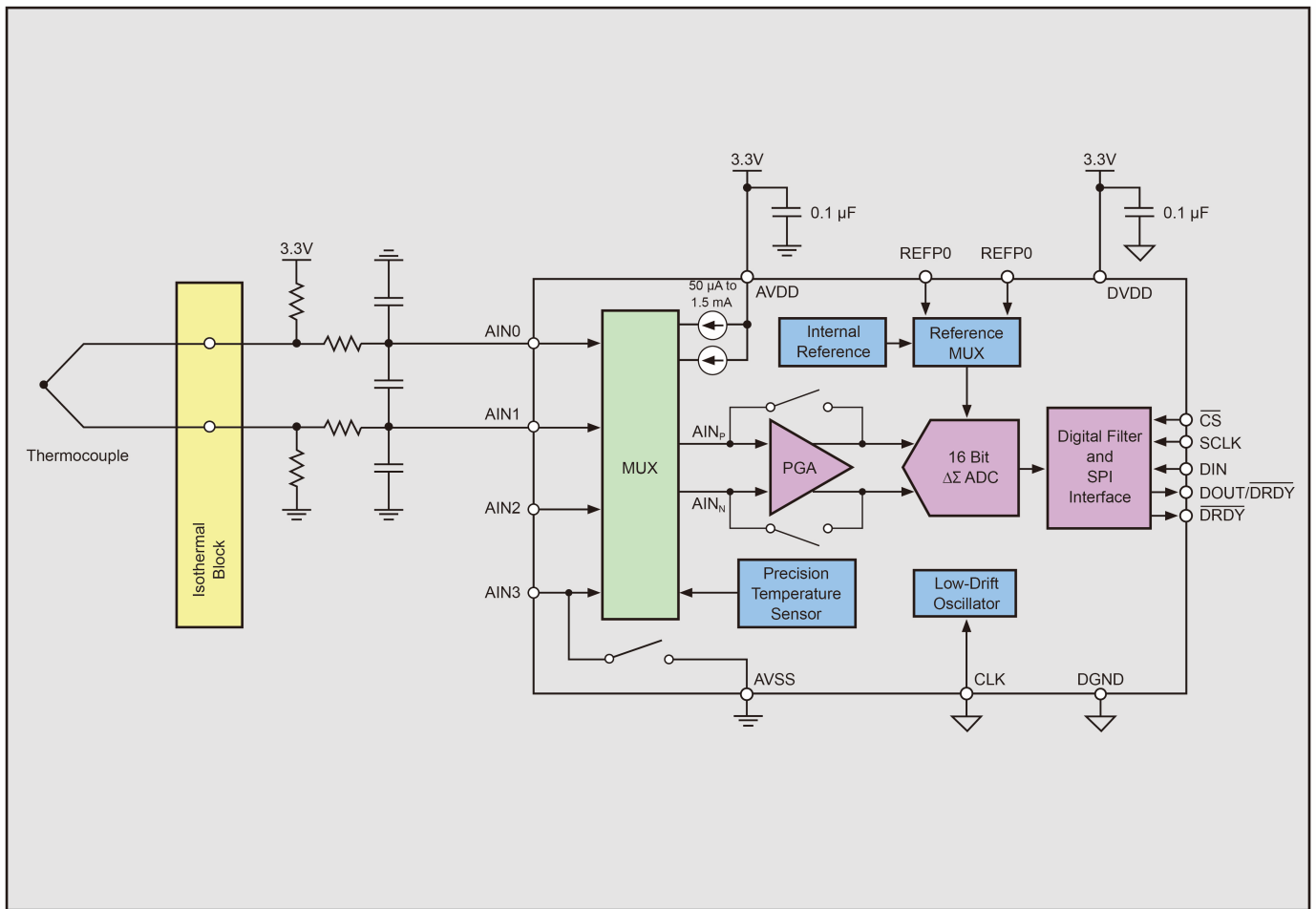


图1.1 K型热电偶测量示意图(注意外界滤波电阻不大于 1KΩ)

2. 引脚配置和功能

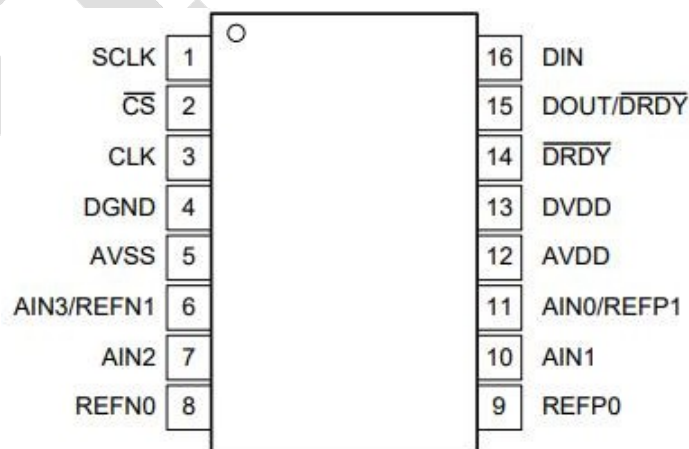


图2.1 16引脚TSSOP封装顶视图

名称	编号	模拟或数字输入/输出	说明
AIN0/REFP1	11	模拟输入	模拟输入 0，正基准输入 1
AIN1	10	模拟输入	模拟输入 1
AIN2	7	模拟输入	模拟输入 2
AIN3/REFN1	6	模拟输入	模拟输入 3，负基准输入 1。 AIN3/REFN1 和 AVSS 间已连接内部低侧电源开关
AVDD	12	模拟	正模拟电源
AVSS	5	模拟	负模拟电源
CLK	3	数字输入	外部时钟源引脚。如果不使用该引脚，则与 DGND 相连。
nCS	2	数字输入	片选；低电平有效。如果不使用该引脚，则与 DGND 相连
DGND	4	数字	数字接地
DIN	16	数字输入	串行数据输入
DOUT/nDRDY	15	数字输出	与数据就绪相结合的串行数据输出；低电平有效
nDRDY	14	数字输出	数据准备就绪，低电平有效。 如果不使用该引脚，则保持断开状态，或通过弱上拉电阻与 DVDD 相连
DVDD	13	数字	正数字电源
REFN0	8	模拟输入	负基准输入 0
REFP0	9	模拟输入	正基准输入 0
SCLK	1	数字输入	串行时钟输入

3. 绝对最大额定值

		最小值	最大值	单位
电源电压	AVDD 至 AVSS	-0.3	7	V
	DVDD 至 DGND	-0.3	7	
	AVSS 至 DGND	-2.8	0.3	
模拟输入电压	AIN0/REFP1, AIN1, AIN2, AIN3/REFN1, REFP0, REFN0	AVSS-0.3	AVDD+0.3	V
数字输入电压	nCS, SCLK, DIN, DOUT/nDRDY, nDRDY, CLK	DGND-0.3	DVDD+0.3	V
输入电流	连续, 除电源引脚外的任意引脚	-10	10	mA
温度	结温, T _J	-40	150	°C
	存储, T _{stg}	-60	150	

(1) 超出绝对最大额定值下列出的应力值可能会对器件造成永久损坏。这些仅为在应力额定值下的工作情况，对于额定值下的器件的功能性操作以及在超出推荐的操作条件下的任何其它操作，在此并未说明。在绝对最大额定值条件下长时间运行会影响器件可靠性。

4. 建议的工作条件

		最小值	标准值	最大值	单位		
电源							
单极模拟电源	AVDD 至 AVSS	2.3		5.5	V		
	AVSS 至 DGND	-0.1	0	0.1			
双极模拟电源	AVDD 至 DGND	2.3	2.5	5.5	V		
	AVSS 至 DGND	-2.75	-2.5	-2.3			
数字电源	DVDD 至 DGND	2.3		5.5	V		
基准电压输入							
V _{ref}	差分基准输入电压	$V_{ref} = V_{(REFPx)} - V_{(REFNx)}$		0.75	2.5	AVDD	V
V _(REFNx)	绝对负基准电压			AVSS-0.1	V _(REFPx) -0.75		V
V _(REFPx)	绝对正基准电压			V _(REFNx) +0.75	AVDD + 0.1		V
外部时钟源							
f _(CLK)	外部时钟频率	0.5	4.096	4.5			MHz
	占空比	40%		60%			
数字输入							
	输入电压			DGND	DVDD		V
温度范围							
T _A	运行环境温度			-55	125		°C

5. 电气特性

最小和最大规范值适用于 $T_A = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$ 的温度范围。典型规范值在 $T_A = 25^{\circ}\text{C}$ 下测定。所有规范值均在 $AVDD = 3.3\text{V}$ 、 $AVSS = 0\text{V}$ 、 $DVDD = 3.3\text{V}$ 、PGA 启用、 $DR = 20\text{SPS}$ 以及外部 $V_{\text{ref}} = 2.5\text{V}$ 的情况下测定（除非另外注明）。

参数		测试条件	最小值	典型值	最大值	单位
系统性能						
分辨率（无代码丢失）			16			Bits
DR	数据传输速率	正常模式	20, 45, 90, 175, 330, 600, 1000			SPS
		占空比模式	5, 11.25, 22.5, 44, 82.5, 150, 250			
		Turbo 模式	40, 90, 180, 350, 660, 1200, 2000			
输入参考噪声		请参见噪声性能部分				
INL	积分非线性	增益=1~128, $V_{\text{CM}}=0.5 \cdot AVDD$, 最适合条件 ²⁾	30			ppm_{FS} R
VIO	输入偏移电压	PGA 禁用, 增益 = 1~4, 差分输入	± 8			μV
		增益 = 1~128, 差分输入	± 8			
偏移漂移		PGA 禁用, 增益 = 1~4		0.6	0.7	$\mu\text{V}/^{\circ}\text{C}$
		增益 = 1~128, $T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ ⁽²⁾		0.15	0.3	
		增益 = 1~128		0.3	0.5	
增益误差		PGA 禁用, 增益 = 1~4	± 0.02			%
		增益 = 1~128, $T_A = 25^{\circ}\text{C}$	-0.5	± 0.02	0.5	
增益漂移		PGA 禁用, 增益 = 1~4	2.3			$\text{ppm}/^{\circ}\text{C}$
		增益 = 1~128 ⁽²⁾	80			
NMRR 常模抑制比 ⁽²⁾	50 Hz $\pm 3\%$, DR = 20 SPS, 外部 CLK, 50/60 位 = 10		105			dB
	60 Hz $\pm 3\%$, DR = 20 SPS, 外部 CLK, 50/60 位 = 11		105			
	50 Hz or 60 Hz $\pm 3\%$, DR = 20 SPS, 外部 CLK, 50/60 位 = 01		90			
CMRR 共模抑制比	直流条件下, 增益 = 1		94			dB
	$f_{(\text{CM})} = 50\text{ Hz}$, DR = 2000 SPS ⁽²⁾		116			
	$f_{(\text{CM})} = 60\text{ Hz}$, DR = 2000 SPS ⁽²⁾		116			
PSRR 电源抑制比	直流条件下的 AVDD, $V_{\text{CM}} = 0.5AVDD$, 增益 = 1		78	87		dB
	直流条件下的 DVDD, $V_{\text{CM}} = 0.5AVDD$, 增益 = 1 ⁽²⁾					
内部参考基准						
初始精度		$T_A = 25^{\circ}\text{C}$	2.04			V
基准漂移				6	10	$\text{ppm}/^{\circ}\text{C}$
长期漂移		1000 小时				ppm

电压基准输入					
基准输入电流	REFPO = V _{ref} , REFNO = AVSS	±10			nA
内部振荡器					
内部振荡器精度	正常模式	-1	±0.6	1	%
激励电流源 (IDACs)					
电流设置		50, 100, 250, 500, 1000, 1500			μA
合规电压	所有电流设置	AVDD - 0.9			V
精度	所有电流设置, 每个 IDAC	-25	-22		%
电流匹配	IDAC 之间 (对于 10μA 设置无效)	±0.5			%
温度漂移	每个 IDAC (对于 10μA 设置无效)	120			ppm/°C
温度漂移匹配	IDAC 之间 (对于 10μA 设置无效)	20			ppm/°C
温度传感器					
转换分辨率		14			Bits
温度分辨率		0.03215			°C
精度	T _A = 0°C 至 +75°C	±0.5			°C
	T _A = -40°C 至 +125°C	±1			
精度与模拟电源电压间的关系					°C/V
低侧电源开关					
RO N	导通电阻	97.5			Ω
	流经开关的电流	1			mA
数字输入/输出					
V _{IH}	高电平输入电压	0.7DVDD		DVDD	V
V _{IL}	低电平输入电压	DGND		0.3DVDD	V
V _{OH}	高电平输出电压	I _{OH} = 3 mA	0.8DVDD		V
V _{OL}	低电平输出电压	I _{OL} = 3 mA	0.2DVDD		V
I _H	输入漏电流, 高电平	V _{IH} = 5.5 V	-10	10	μA
I _L	输入漏电流, 低电平	V _{IL} = DGND	-10	10	μA
电源					
	掉电模式	0.34			
	占空比模式, PGA 禁用	129			
	占空比模式, 增益 = 1 to 16	154			
	占空比模式, 增益 = 32	178			
	占空比模式, 增益 = 64, 128	201			
	正常模式, PGA 禁用	333			
	正常模式, 增益 = 1~16	428			
	正常模式, 增益 = 32	478			

I _{AVD} D	模拟电源电流 ⁽³⁾	正常模式, 增益= 64, 128	528		μA	
		Turbo 模式, PGA 禁用	391			
		Turbo 模式, 增益= 1~16	594			
		Turbo 模式, 增益= 32	692			
		Turbo 模式, 增益= 64, 128	790			
I _{DVD} D	数字电源电流	掉电模式	1.19		μA	
		占空比模式	80			
		正常模式	83			
		Turbo 模式	132			
P _D	功耗 ⁽³⁾	占空比模式, PGA 禁用	0.69	mW		
		正常模式, 增益= 1~16	1.69			
		Turbo 模式, 增益= 1 ~ 16	2.4			

6. 噪声性能

Δ - Σ ($\Delta\Sigma$) 模数转换器 (ADC) 基于过采样原则。 $\Delta\Sigma$ ADC 的输入信号在高频下 (调制器频率) 进行采样, 随后在数字域中进行滤波和抽取, 从而在相应输出数据传输速率下生成转换结果。调制器频率与输出数据传输速率的比值称为过采样率 (OSR)。通过增加 OSR 并降低输出数据传输速率, ADC 的噪声性能可以被优化。即当输出数据传输速率下降时, 获取一个转换结果需要对内部调制器的更多样本求平均值, 因此输入参考噪声下降。增大增益同样能够降低输入参考噪声, 这在测量低幅度信号时非常有效。

数据传输速率 (SPS)	噪声, 单位为 μ VRMS (μ VPP)							
	增益 (PGA 启用)							
	1	2	4	8	16	32	64	128
20	62.5(62.5)	31.25(31.25)	15.63(15.63)	14.54(39.06)	3.91(3.91)	1.95(1.95)	0.98(0.98)	0.49(0.98)
45	62.5(62.5)	31.25(31.25)	15.63(15.63)	7.81(7.81)	3.91(3.91)	1.95(1.95)	0.98(0.98)	0.49(0.98)
90	62.5(62.5)	31.25(31.25)	15.63(15.63)	7.81(7.81)	3.91(3.91)	1.95(3.91)	0.98(1.95)	0.49(1.95)
175	62.5(62.5)	31.25(31.25)	15.63(15.63)	7.81(7.81)	3.91(7.81)	1.95(3.91)	0.98(2.93)	0.5(1.95)
330	62.5(62.5)	31.25(31.25)	15.63(15.63)	7.81(15.63)	3.91(7.81)	1.95(3.91)	0.98(2.93)	0.57(3.42)
600	62.5(62.5)	31.25(31.25)	15.63(15.63)	7.81(15.63)	3.91(7.81)	1.95(3.91)	0.98(3.91)	0.65(4.39)
1000	62.5(62.5)	31.25(62.5)	15.63(15.63)	7.81(15.63)	3.91(11.72)	1.95(5.86)	0.98(5.86)	0.85(4.88)

数据传输速率 (SPS)	根据均方根 (RMS) 噪声得 \odot 的 ENOB (根据噪声峰峰值得 \odot 的无噪声位)							
	GAIN (PGA Enabled)							
	1	2	4	8	16	32	64	128
20	16(15.99)	16(15.99)	16(16)	15.1(13.68)	16(15.99)	16(15.99)	16(15.99)	16(14.99)
45	16(16)	16(16)	16(15.99)	16(16)	16(15.99)	16(15.99)	16(15.99)	16(14.99)
90	16(16)	16(16)	16(15.99)	16(15.99)	16(15.99)	16(14.99)	16(14.99)	16(14)
175	16(15.99)	16(16)	16(15.99)	16(15.99)	16(14.99)	16(14.99)	16(14.41)	15.96(14)
330	16(15.99)	16(15.99)	16(15.99)	16(14.99)	16(14.99)	16(14.99)	16(14.41)	15.77(13.19)
600	16(15.99)	16(15.99)	16(15.99)	16(14.99)	16(14.99)	16(14.99)	16(14)	15.57(12.83)
1000	16(15.99)	16(14.99)	16(15.99)	16(14.99)	16(14.41)	16(14.41)	16(13.41)	15.19(12.68)

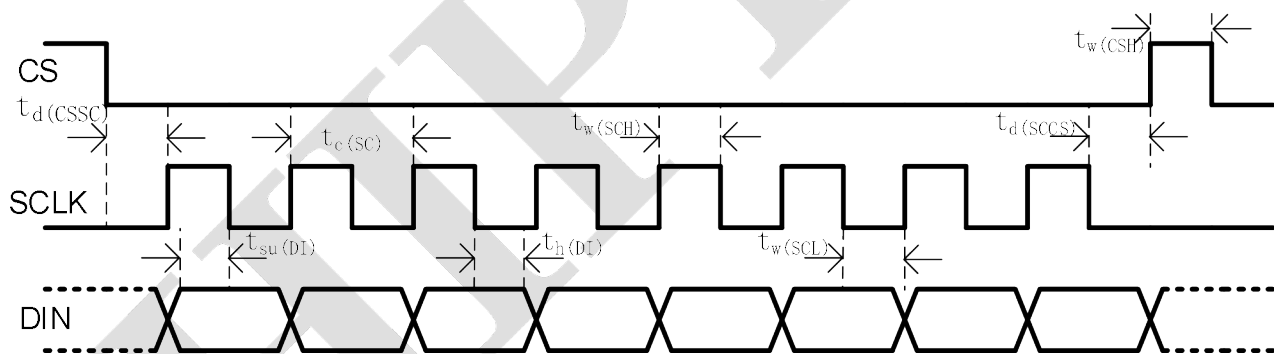
7. SPI 时序要求

在工作环境温度范围内，DVDD = 2.3V 至 5.5V（除非另外注明）

		MIN	MAX	UNIT
$t_{d(CSSC)}$	延迟时间，nCS 下降沿至第一个 SCLK 上升沿 ⁽¹⁾	50		ns
$t_{d(SCCS)}$	延迟时间，最终 SCLK 下降沿至 nCS 上升沿	25		ns
$t_w(CSH)$	脉冲持续时间，nCS 为高电平	50		ns
$t_c(SC)$	SCLK 周期	150		ns
$t_w(SCH)$	脉冲持续时间，SCLK 为高电平	60		ns
$t_w(SCL)$	脉冲持续时间，SCLK 为低电平	60		ns
$t_{su}(DI)$	建立时间，DIN 在 SCLK 下降沿前有效	50		ns
$t_h(DI)$	保持时间，DIN 在 SCLK 下降沿后有效	25		ns
SPI 超时 ⁽²⁾		正常模式，占空比模式	13955	$t_{(MOD)}$
		Turbo 模式	27910	$t_{(MOD)}$

(1) 当不与其他任何器件共享总线时，nCS 可永久连接低电平。

(2) $t_{(MOD)} = 1 / f_{(MOD)}$ 。使用内部振荡器或 4.096MHz 外部时钟时，调制器频率 $f_{(MOD)} = 256 \text{ kHz}$ （正常模式，占空比模式）和 512 kHz （Turbo 模式）



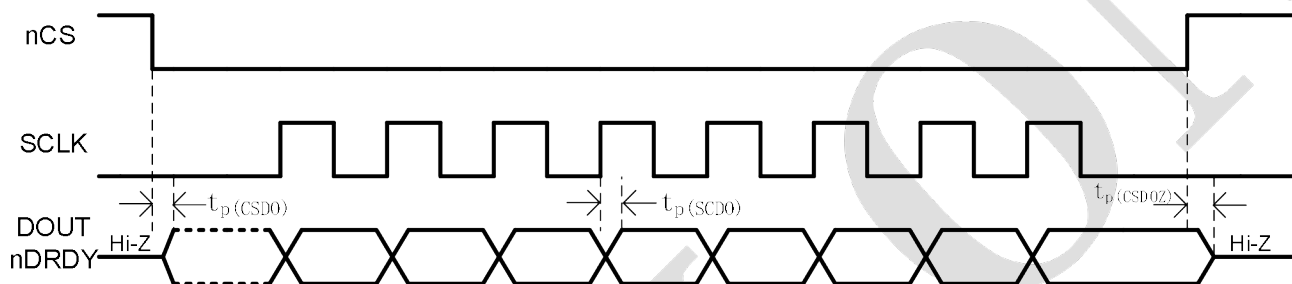
注：图中所示为单字节通信。实际通信可能涉及多个字节

图7.1 串行接口时序要求

8. SPI 开关特性

在工作环境温度范围内，DVDD = 2.3V 至 5.5V（除非另外注明）

PARAMETER	TEST CONDITIONS	MIN	MAX	UNIT
$t_{p(CSDO)}$ 传播延迟时间， nCS 下降沿至 DOUT 驱动	DOUT 负载 = 20 pF 10 kΩ，与 DGND 相连		50	ns
$t_{p(SCDO)}$ 传播延迟时间， SCLK 上升沿至新的有效 DOUT	DOUT 负载 = 20 pF 10 kΩ，与 DGND 相连	0	25	ns
$t_{p(CSDOZ)}$ 传播延迟时间， nCS 上升沿至 DOUT 高阻抗	DOUT 负载 = 20 pF 10 kΩ，与 DGND 相连		50	ns



注：图中所示为单字节通信。实际通信可能涉及多个字节。

图8.1 串行接口开关特性

9. 寄存器映射

该器件配有 4 个 8 位配置寄存器，这些寄存器可通过串行接口并使用 RREG 和 WREG 命令进行访问。配置寄存器可控制器件的工作方式，并且可随时进行切换，而不会导致数据损坏。上电或复位后，所有寄存器均设置为默认值（均为 0）。在掉电模式期间，所有寄存器均保持其各自的值。下表显示了配置寄存器的寄存器映射。

配置寄存器映射

寄存器 (十六进制)	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
00h	MUX[3:0]			GAIN[2:0]			PGA_BYPASS	
01h	DR[2:0]			MODE[1:0]		CM	TS	BCS
02h	VREF[1:0]		50/60[1:0]		PSW	IDAC[2:0]		
03h	I1MUX[2:0]			I2MUX[2:0]			DRDYM	0

配置寄存器 0 (偏移=00h) [复位=00h]

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
MUX[3:0]			GAIN[2:0]			PGA_BYPASS	
R/W-0h			R/W-0h			R/W-0h	

LEGEND: R/W = Read/Write; -n = value after reset

配置寄存器 0 字段说明

位	字段	类型	复位	描述
7:4	MUX[3:0]	R/W	0h	<p>输入多路复用器配置</p> <p>这些位配置输入多路复用器。对于 AINN = AVSS 的设置，PGA 必须禁用 (PGA_BYPASS = 1)，并且仅可使用增益 1、2 和 4。</p> <p>0000 : AIN_P = AIN₀, AIN_N = AIN₁ (default)</p> <p>0001 : AIN_P = AIN₀, AIN_N = AIN₂</p> <p>0010 : AIN_P = AIN₀, AIN_N = AIN₃</p> <p>0011 : AIN_P = AIN₁, AIN_N = AIN₂</p> <p>0100 : AIN_P = AIN₁, AIN_N = AIN₃</p> <p>0101 : AIN_P = AIN₂, AIN_N = AIN₃</p> <p>0110 : AIN_P = AIN₁, AIN_N = AIN₀</p> <p>0111 : AIN_P = AIN₃, AIN_N = AIN₂</p> <p>1000 : AIN_P = AIN₀, AIN_N = AVSS</p> <p>1001 : AIN_P = AIN₁, AIN_N = AVSS</p> <p>1010 : AIN_P = AIN₂, AIN_N = AVSS</p> <p>1011 : AIN_P = AIN₃, AIN_N = AVSS</p> <p>1100 : (V_(REFP_X) - V_(REFN_X)) / 4 监视 (旁路 PGA)</p> <p>1101 : (AVDD - AVSS) / 4 监视 (旁路 PGA)</p> <p>1110 : AIN_P 与 AIN_N 短接至 (AVDD + AVSS) / 2</p> <p>1111 : 保留</p>
3:1	GAIN[2:0]	R/W	0h	<p>增益配置</p> <p>这些位用于配置器件增益。在不使用 PGA 的情况下，可使用增益 1、2 和 4。在这种情况下，通过开关电容结构获得增益。</p> <p>000 : 增益 = 1 (默认设置)</p> <p>001 : 增益 = 2</p> <p>010 : 增益 = 4</p> <p>011 : 增益 = 8</p> <p>100 : 增益 = 16</p> <p>101 : 增益 = 32</p> <p>110 : 增益 = 64</p> <p>111 : 增益 = 128</p>
0	PGA_BYPASS	R/W	0h	<p>禁用和旁路内部低噪声 PGA</p> <p>禁用 PGA 会降低整体功耗，并可将共模电压范围 (VCM) 扩展为 AVSS - 0.1V 至 AVDD + 0.1V。</p> <p>只能针对增益 1、2 和 4 禁用 PGA。</p> <p>无论 PGA_BYPASS 设置如何，都始终针对增益设置 8 至 128 启用 PGA。</p>
				<p>0 : PGA 已启用 (默认设置)</p> <p>1 : PGA 已禁用和旁路</p>

配置寄存器 1 (offset=01h) [reset=00h]

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
DR[2:0]			MODE[1:0]		CM	TS	BCS
R/W-0h			R/W-0h		R/W-0h	R/W-0h	R/W-0h

图例：R/W = 读/写；-n = 复位后的值

配置寄存器 1 字段说明

位	字段	类型	复位	描述
7:5	DR[2:0]	R/W	0h	数据速率 这些位控制数据速率设置，取决于所选工作模式。表 18 列出了正常模式、占空比模式和 Turbo 模式对应的位设置。
4:3	MODE[1:0]	R/W	0h	工作模式 这些位控制器件所处的工作模式。 00：正常模式（256kHz 调制器时钟，默认设置） 01：占空比模式（内部占空比 1:4） 10：Turbo 模式（512kHz 调制器时钟） 11：保留
2	CM	R/W	0h	转换模式 此位用于为器件设置转换模式。 0：单次模式（默认设置） 1：连续转换模式
1	TS	R/W	0h	温度传感器模式 此位用于启用内部温度传感器以及将器件置于温度传感器模式下。 启用温度传感器模式后，配置寄存器 0 的设置不会产生任何影响，器件会使用内部基准进行测量。 0：禁用温度传感器（默认设置） 1：启用温度传感器
0	BCS	R/W	0h	烧毁电流源 此位用于控制 10 μ A 烧毁电流源。 烧毁电流源可用于检测传感器故障（例如，传感器断路和短路）。 0：电流源关断（默认设置） 1：电流源接通

DR 位设置

正常模式	占空比模式	TURBO 模式
000=20SPS	000=5SPS	000=40SPS
001=45SPS	001=11.25SPS	001=90SPS
010=90SPS	010=22.5SPS	010=180SPS
011=175SPS	011=44SPS	011=350SPS
100=330SPS	100=82.5SPS	100=660SPS
101=600SPS	101=150SPS	101=1200SPS
110=1000SPS	110=250SPS	110=2000SPS
111=Reserved	111=Reserved	111=Reserved

(1) 提供的数据速率使用内部振荡器或 4.096MHz 外部时钟进行计算。如果使用的是频率不为 4.096MHz 的外部时钟，则数据速率会按外部时钟频率成比例缩放。

配置寄存器 2 (offset=02h) [reset=00h]

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
VREF[1:0]		50/60[1:0]		PSW	IDAC[2:0]		
R/W-0h		R/W-0h		R/W-0h	R/W-0h		

图例：R/W = 读/写；-n = 复位后的值

配置寄存器 2 字段说明

位	字段	类型	复位	描述
7:6	VREF[1:0]	R/W	0h	基准电压选择 这些位用于选择转换所使用的基准电压源。 00：选择 2.048V 内部基准电压（默认设置） 01：使用专用 REFP0 和 REFN0 输入选择的外部基准电压 10：使用 AIN0/REFP1 和 AIN3/REFN1 输入选择的外部基准电压 11：用作基准的模拟电源 (AVDD – AVSS)
5:4	50/60[1:0]	R/W	0h	FIR 滤波器配置 这些位用于为内部 FIR 滤波器配置滤波器系数。 在正常模式下，这些位仅与 20SPS 设置结合使用；在占空比模式下，这些位仅与 5SPS 设置结合使用。对于所有其他数据速率，这些位均设置为 00。 00：无 50Hz 或 60Hz 抑制（默认设置） 01：同时抑制 50Hz 和 60Hz 10：只抑制 50Hz 11：只抑制 60Hz
3	PSW	R/W	0h	低侧电源开关配置 此位用于配置 AIN3/REFN1 和 AVSS 之间连接的低侧开关的行为。 0：开关始终处于断开状态（默认设置） 1：开关会在发送 START/SYNC 命令时自动闭合，并在发出 POWERDOWN 命令时自动断开。
2:0	IDAC[2:0]	R/W	0h	IDAC 电流设置 这些位用于为 IDAC1 和 IDAC2 激励电流源设置电流。
				000：关断（默认设置） 001：Reserved 010：50 μ A 011：100 μ A 100：250 μ A 101：500 μ A 110：1000 μ A 111：1500 μ A

配置寄存器 3 (offset=03h) [reset=00h]

BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
I1MUX[2:0]			I2MUX[2:0]			DRDYM	0
R/W-0h			R/W-0h			R/W-0h	R/W-0h

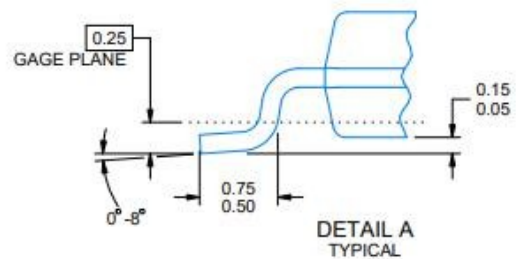
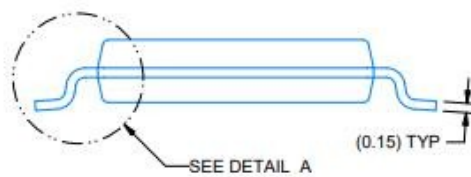
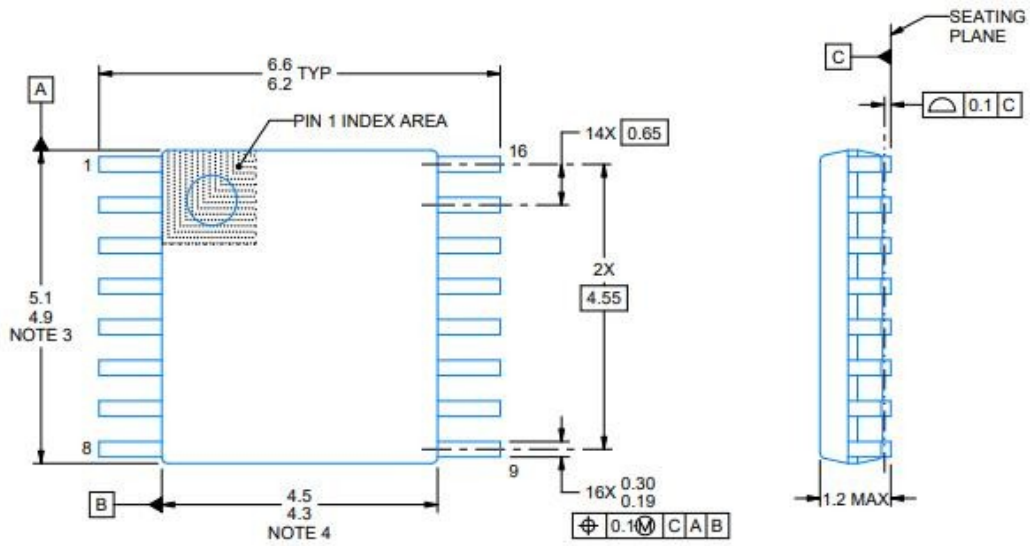
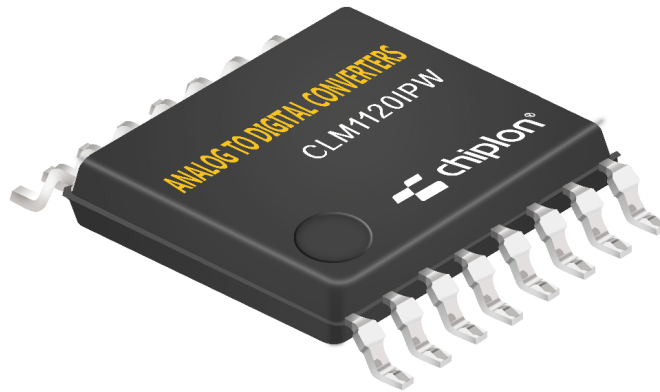
图例：R/W = 读/写；-n = 复位后的值

配置寄存器 3 字段说明

位	字段	类型	复位	描述
7:5	I1MUX[2:0]	R/W	0h	IDAC1 路由配置 这些位用于选择 IDAC1 将路由到的通道。 000 : IDAC1 已禁用 (默认设置) 001 : IDAC1 已连接至 AIN0/REFP1 010 : IDAC1 已连接至 AIN1 011 : IDAC1 已连接至 AIN2 100.: IDAC1 已连接至 AIN3/REFN1 101.: IDAC1 已连接至 REFPO 110.: IDAC1 已连接至 REFNO 111.: 保留
4:2	I2MUX[2:0]	R/W	0h	IDAC2 路由配置 这些位用于选择 IDAC2 将路由到的通道。 000 : IDAC2 已禁用 (默认设置) 001 : IDAC2 已连接至 AIN0/REFP1 010 : IDAC2 已连接至 AIN1 011 : IDAC2 已连接至 AIN2 100.: IDAC2 已连接至 AIN3/REFN1 101.: IDAC2 已连接至 REFPO 110.: IDAC2 已连接至 REFNO 111.: Reserved
1	DRDYM	R/W	0h	DRDY 模式 该位用于控制新数据就绪时 DOUT/DRDY 引脚的行为。 0 : 仅专用 DRDY 引脚用于指示数据何时就绪 (默认设置) 1 : 同时通过 DOUT/DRDY 和 DRDY 指示数据就绪。
0	Reserved	R/W	0h	保留 始终写为 0

10. Package Outline

TSSOP16 – 1.2mm max height



11.订购信息

型号	状态	特性描述	封装	ROHS	包装数量	温度范围 (°C)	PKG. DWG. #
CLM1120IPW	量产	4通道, 2kSPS, 16位模数转换器	TSSOP-16	YES	1000PCS/管件	-55 ~ +125	V1.0
CLM1120IRVAR	量产	4通道, 2kSPS, 16位模数转换器	VFQFN-16	YES	3000PCS/编带	-55 ~ +125	V1.0
CLM1120QPWRQ1	量产	4通道, 2kSPS, 16位模数转换器	TSSOP-16	YES	3000PCS/编带	-55 ~ +125	V1.0