

CLM9268

低功耗 16 位 ADC : 125MSPS 采样率 , 双通道 / 单通道可选 , IIC 接口

概述

CLM9268是一款16位双通道模数转换器 (ADC), 采用1.8 V单电源供电, 专为对性能、成本、尺寸及多功能性均有要求的通信应用场景设计, 可高效满足此类场景的核心需求。该芯片内核采用多级差分流水线架构, 并集成输出误差校正逻辑, 从硬件层面保障转换精度。每路ADC均搭载宽带宽差分采样保持模拟输入放大器, 支持用户根据实际需求灵活选择输入范围, 适配更多应用场景。芯片内置基准电压源, 可大幅简化外围电路设计, 降低开发难度; 同时配备占空比稳定器, 能有效补偿ADC时钟占空比的波动, 确保转换器在复杂工况下仍保持出色性能。输出端设计同样具备高灵活性: ADC输出数据可直接路由至两个外部16位输出端口, 且输出格式支持1.8 V CMOS或LVDS两种模式切换。此外, 芯片提供灵活的省电选项, 可在非满负荷工作时显著降低功耗, 契合低功耗设计需求。芯片的设置与控制编程通过三线式SPI兼容型串行接口完成, 接口通用性强, 便于与各类控制器连接。

特性

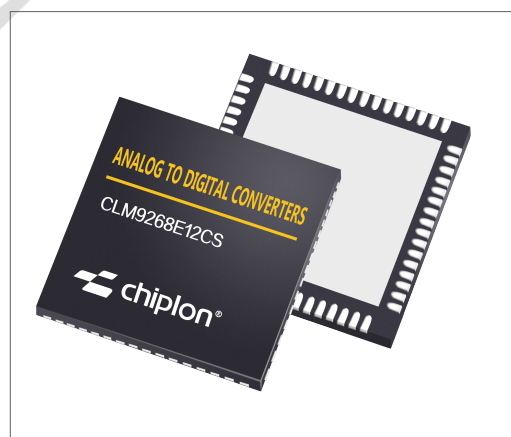
- 信纳比(SINAD) :
 - 77dBFS ($f_{in}=6\text{MHz}@125\text{MSPS}$)
 - 76dBFS ($f_{in}=70\text{MHz}@125\text{MSPS}$)
- 无杂散动态范围(SFDR) :
 - 89dBc ($f_{in}=6\text{MHz}@125\text{MSPS}$)
 - 87dBc ($f_{in}=70\text{MHz}@125\text{MSPS}$)

- 低功耗 : 680mW (125MSPS)
- 1.8V 模拟供电
- 1.8V 数字输出供电
- 片内基准电压源和采样保持电路
- 可配置 CMOS 或LVDS 输出

应用

- 通信
- 分集无线电系统
- 多模式数字接收器
- I/Q 解调系统
- 智能天线系统
- 超声设备

产品外形



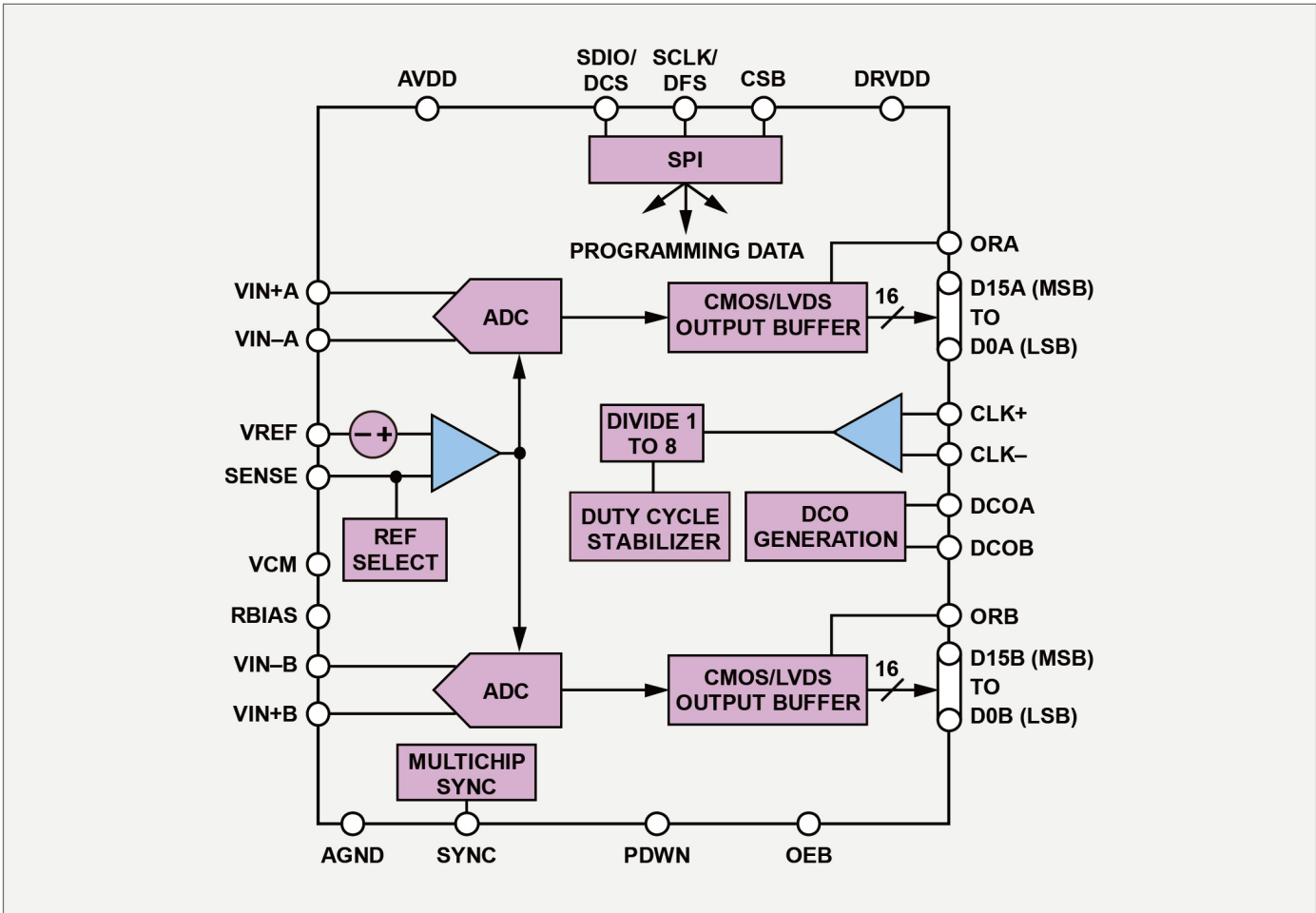
谨慎! 建议在操作和组装本部件时采取正常的防静电措施, 以防止静电损坏和/或退化。本数据表中的组件不能用于军事或航空航天应用或环境。

订购信息

制造商零件号	温度 范围 (°C)	封装	标记信息	湿敏等级	包装, 数量	生态计划
CLM9268E8CS	-40 to 85°C	LFCSP-64	CLM9268E8CS	MSL3	托盘,260PCS	绿色
CLM9268E8CSR	-40 to 85°C	LFCSP-64	CLM9268E8CS	MSL3	卷带, 750PCS	绿色
CLM9268E10CS	-40 to 85°C	LFCSP-64	CLM9268E10CS	MSL3	托盘,260PCS	绿色
CLM9268E10CSR	-40 to 85°C	LFCSP-64	CLM9268E10CS	MSL3	卷带, 750PCS	绿色
CLM9268E12CS	-40 to 85°C	LFCSP-64	CLM9268E12CS	MSL3	托盘,260PCS	绿色
CLM9268E12CSR	-40 to 85°C	LFCSP-64	CLM9268E12CS	MSL3	卷带, 750PCS	绿色

启珑微电子将“绿色”定义为符合RoHS标准，并且不含卤素物质。

功能块



CLM9268功能框图

目录

概述.....	1
特性.....	1
应用.....	1
产品外形	1
订购信息	2
功能块	2
目录.....	3
1. 电气特性参数.....	4
2. 极限参数.....	5
3. 引脚定义.....	6
4. 寄存器表.....	8
5. 塑封外形尺寸 (POD)	9
6. 联系方式.....	10

1. 电气特性参数

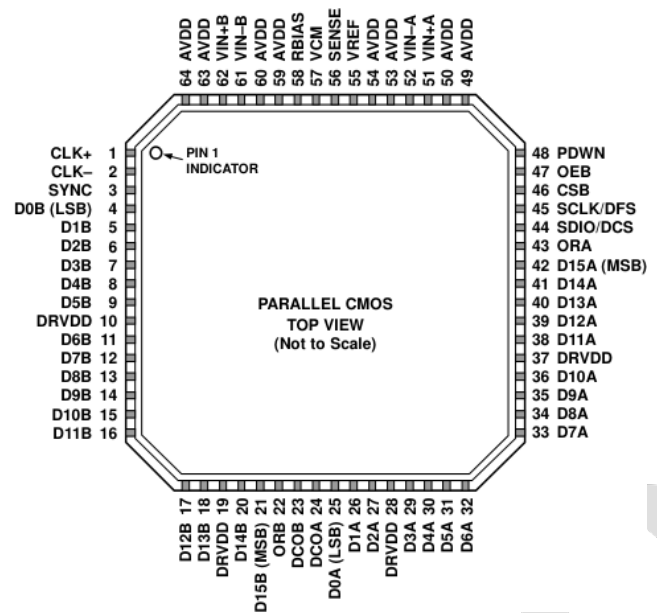
除非另有说明, AVDD=1.8 V、DRVDD=1.8 V、VIN=-1.0 dBFS 差分输入、fCLK=125MHz、内部 2Vpp 基准电压。

参数	条件	最小	典型	最大	单位
分辨率			16		位
失调电压			±0.1	0.5	%FSR
增益误差			±0.7		%FSR
DNL	T=25°C		±1		LSB
INL	T=25°C		±1		LSB
内部基准电压误差			±5		mV
等效输入噪声	rms 统计		2.65		LSB
输入电容			7		pF
基准输入电阻			5		KΩ
输入共模电压			0.9		V
AVDD 供电范围		1.7	1.8	1.9	V
DRVDD 供电范围		1.7	1.8	1.9	V
AVDD 电流	Fclk=125MHz		350		mA
DRVDD 电流	Fclk=125MHz		67		mA
直流输入功耗			705		mW
正弦波输入功耗			730		mW
待机功耗	T=25°C		49		mW
关断功耗	T=25°C		0.4		mW
SNDR	Fin=6MHz, Fclk=125MHz		77		dB
SNDR	Fin=70MHz, Fclk=125MHz		76		dB
SFDR	Fin=6MHz, Fclk=125MHz		89		dBc
SFDR	Fin=70MHz, Fclk=125MHz		87		dBc

2. 极限参数

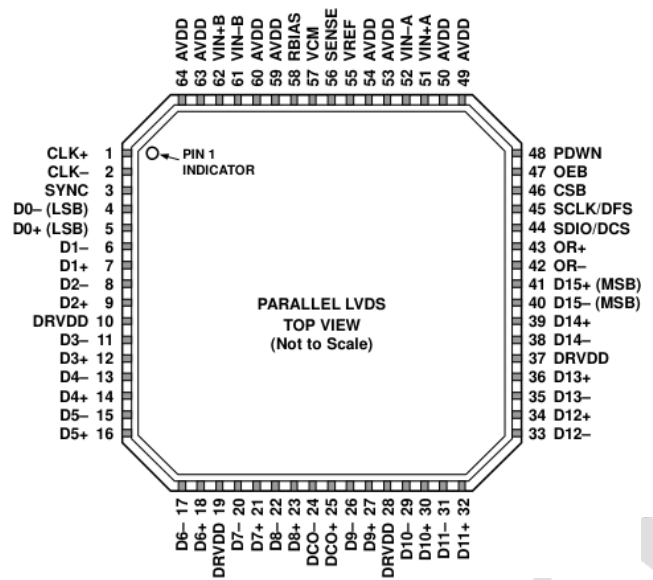
参数	范围	单位
AVDD 对 AGND	-0.3 ~ 2	V
DRVDD 对 AGND	-0.3 ~ 2	V
模拟引脚(VIN+/-, CLK+/-, VREF, SENSE, VCM, RBIAS)	-0.3~AVDD+0.3	V
数字引脚 (CSB, SCLK, SDIO, PDWN)	-0.3~DRVDD+0.3	V
数字引脚 (DCOA, DCOB, D0A/D0B~D15A/D15B)	-0.3~DRVDD+0.3	V
最大结温	150	°C
工作温度范围	-40~85	°C
存储温度范围	-65~150	°C
ESD (HBM)	2K	V

3. 引脚定义



QFN-64_9x9, Top View, 并行 CMOS 模式(默认)

引脚编号	名称	引脚类型	描述
10, 19, 28, 37	DRVDD	数字电源	数字 IO 输出电源，典型 1.8V
49, 50, 53, 54, 59, 60, 63, 64	AVDD	模拟电源	模拟电源，典型 1.8V
0	AGND	地	散热地盘为芯片地
51, 52	VIN+A , VIN-A	输入	模拟差分输入 A 通道
62, 61	VIN+B, VIN-B	输入	模拟差分输入 B 通道
55	VREF	输入输出	
56	SENSE	输入	
58	RBIAS	输入输出	
57	VCM	输出	
1, 2	CLK+, CLK-	输入	时钟差分输入
3	SYNC	输入	数字同步信号输入，仅用作从模式
25~27, 29~ 36, 38~42	D0A~D15A	输出	通道 A 数字输出
43	ORA	输出	通道 A 输出，指示模拟输入是否超出满量程
4~9, 11~18, 20,21	D0B~D15B	输出	通道 B 数字输出
22	ORB	输出	通道 B 输出，指示模拟输入是否超出满量程
23	DCOB	输出	通道 B 的时钟输出
24	DCOA	输出	通道 A 的时钟输出
44	SDIO	输入输出	SPI 数据输入和输出
45	SCLK	输入	SPI 时钟输入
46	CSB	输入	SPI 片选，低使能
47	OEB	输入	在外部引脚模式时，高=输出高阻；低=正常输出
48	PDWN	输入	在外部引脚模式时，高=节电模式；低=正常工作



QFN-64_9x9, Top View, 并行 LVDS 模式

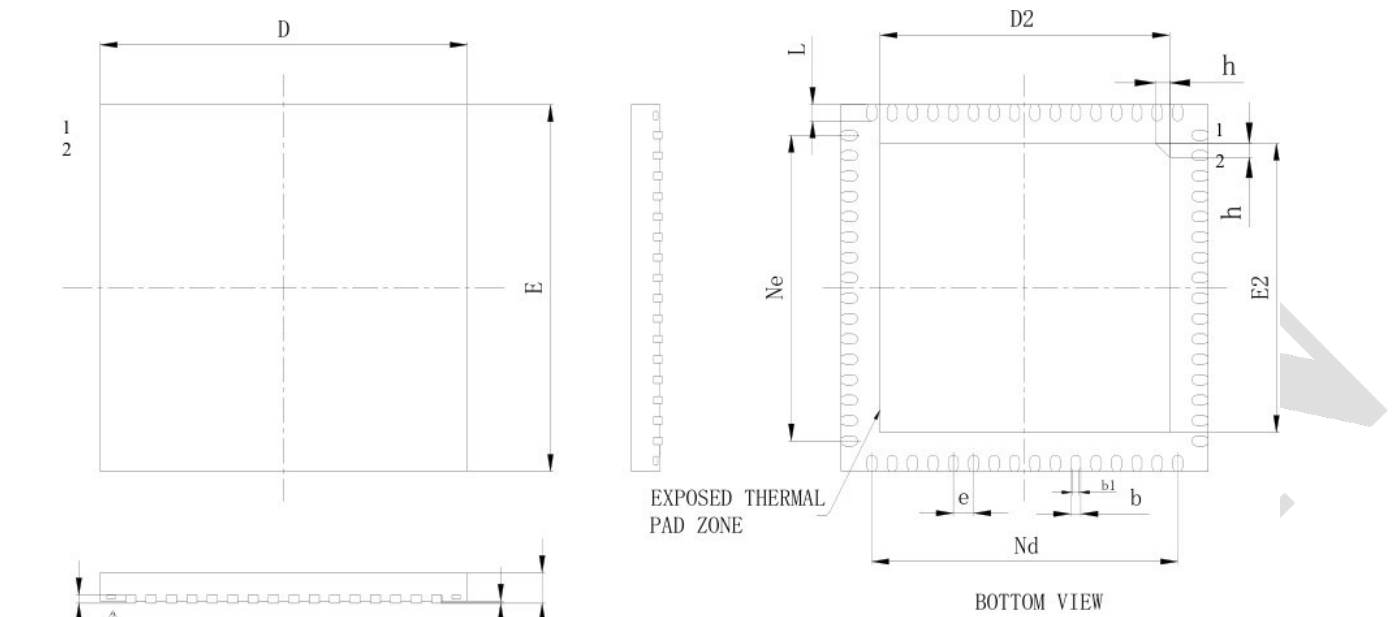
引脚编号	名称	引脚类型	描述
10, 19, 28, 37	DRVDD	数字电源	数字 IO 输出电源，典型 1.8V
49, 50, 53, 54, 59, 60, 63, 64	AVDD	模拟电源	模拟电源，典型 1.8V
0	AGND	地	散热地盘为芯片地
51, 52	VIN+A , VIN-A	输入	模拟差分输入 A 通道
62, 61	VIN+B, VIN-B	输入	模拟差分输入 B 通道
55	VREF	输入输出	
56	SENSE	输入	
58	RBIAS	输入输出	
57	VCM	输出	
1, 2	CLK+, CLK-	输入	时钟差分输入
3	SYNC	输入	数字同步信号输入，仅用作从模式
4~9, 11~18, 20~23, 26, 27, 29~36, 38~41	D0-/+~D15-/+	输出	通道 A 数字输出
42, 43	OR-/+	输出	通道 A 输出，指示模拟输入是否超出满量程
24,25	DCO-/+	输出	通道 B 的时钟输出
44	SDIO	输入输出	SPI 数据输入和输出
45	SCLK	输入	SPI 时钟输入
46	CSB	输入	SPI 片选，低使能
47	OEB	输入	在外部引脚模式时，高=输出高阻；低=正常输出
48	PDWN	输入	在外部引脚模式时，高=节电模式；低=正常工作

4. 寄存器表

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0	默认
0x00	SPI 模式配置 (全局)	0	LSB first	Soft reset	1	1	Soft reset	LSB first	0	0x18
0x10	ChipID(全局)	0x32								0x32
0x02	ChipGrade (全局)	/	/	01=125MSPS		/	/	/	/	/
0x05	通道选择							通道B	通道 A	0x03
0x08	工作模式	1	/	PDWN 引 脚设置： 0=关闭 1=待机	/	/	/	软件节电模式： 00=11=普通模式 01=全速模式 10=待机		0x80
0x09	时钟(全局)	/	/	/	/	/	/	/	开启占空 比调节	0x01
0x0B	时钟分频(全 局)	/	/	/	/	/	设置输入时钟分频比： 000=1; 001=2; 010=3; 011=4; 100=5; 101=6; 110=7; 111=8;			0x00
0x0D	测试模式(全 局)	/	/	复位PN 长序列	复位PN 短序列	/	设置输出模式： 000 = 关闭，输出正常数据 001 = 中间值 010 = 正向最大值 011 = 负向最大值 100 = alternating checkerboard 101 = 伪随机长序列 110 = 伪随机短序列 111 = one/zero word toggle			0x00
0x0F	ADC 输入	/	/	/	/	/	/	/	共模伺服	0x00
0x10	Offset 调节	-128 ~ 127，带符号的二进制补码格式								0x00
0x14	输出设置	LVDS 摆 幅设置： 0=标准 1=降低	输出模 式： 0=CMOS 1=LVDS	CMOS 交 替模式	输出使 能： 0=正常 1=关闭		输出反相 0=正常 1=反相	输出格式： 00=11=无符号二进制 01=二进制补码 10=格雷码		0x00
0x16	时钟相位	DCO 反相	/	/	/	/	配置采样相位延时： 000=无延时 001=1 个时钟 ... 111=7 个时钟			0x00
0x17	DCO 输出	/	/	/	DCO 时钟延时微调，2.5ns/3*寄存器值： 00000 = 0ps 00001 = 81ps ... 11110 = 2419ps 11111 =2500 ps					0x00
0x18	Vref	ADC 满量程设置： 00=1.25 Vpp 01=1.5 Vpp 10=1.75 Vpp 11 = 2.0 Vpp(默认)		/	/	/	/	/	/	0xC0
0x30	Dither 使能	/	/	/	0=关闭 1=开启	/	/	/	/	0x00

5. 塑封外形尺寸 (POD)

QFN64_9x9_0.75



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	—	0.02	0.05
b	0.18	0.25	0.30
b1	0.18REF		
c	0.18	0.20	0.25
D	8.90	9.00	9.10
D2	7.00	7.10	7.20
e	0.50BSC		
Ne	7.50BSC		
Nd	7.50BSC		
E	8.90	9.00	9.10
E2	7.00	7.10	7.20
L	0.35	0.40	0.45
h	0.30	0.35	0.40
载体尺寸 (mIL)	289*289/ 311*311		

6. 联系方式

启珑微电子（北京）有限公司

北京市海淀区稻香湖路绿地云谷科技中心7号楼4层

邮政编码：100095

联系电话：+86-10-82466062 62106606

邮箱：sales@chiplon.com

技术支持：support@chiplon.com

网址：www.chiplon.com

Copyright. Chiplon Microelectronics Co., Ltd. All rights are reserved.

The information furnished by Chiplon is believed to be accurate and reliable. However, no responsibility is assumed for inaccuracies and specifications within this document are subject to change without notice. The material contained herein is the exclusive property of Chiplon and shall not be distributed, reproduced, or disclosed in whole or in part without prior written permission of Chiplon. Chiplon products are not authorized for use as critical components in life support devices or systems without express written approval of Chiplon. The Chiplon logo is a registered trademark of Chiplon Microelectronics Co., Ltd. All other names are the property of their respective owners.

