

CLM5638

双通道12位电压输出DAC

概述

CLM5638是一款双通道12位电压输出DAC，具有灵活的3线串行接口。串行接口允许无缝接口连接到TMS320和SPI接口，QSPI接口和Microwire接口。它采用16位串行字符串编程，包含4个控制位和12个数据位。

电阻串输出电压由x2增益轨到轨输出缓冲器缓冲。该缓冲器具有AB类输出级，可提高稳定性并缩短建立时间。DAC的可编程建立时间允许设计人员优化速度与功耗。凭借其片上可编程精密电压基准，CLM5638简化了整个系统设计。

由于其能够提供高达1 mA的电流，该基准电压源也可用作系统参考。该器件采用CMOS工艺实现，设计用于2.7 V至5.5 V单电源供电。

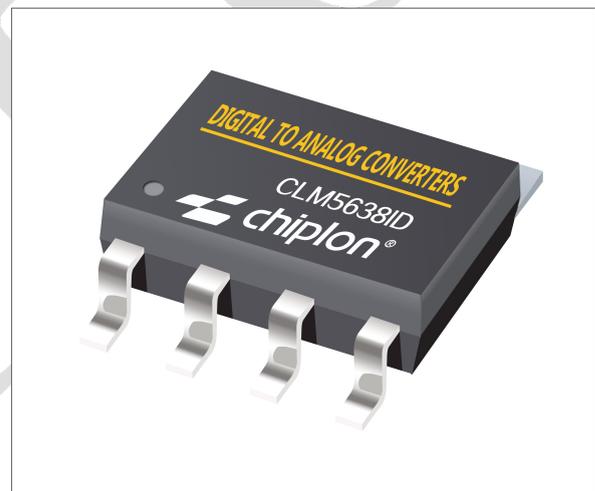
特征

- 双12位电压输出DAC
- 可编程内部参考电压
- 可编程建立时间
- 快速模式下1 μ s
- 慢速模式下3.5 μ s
- 兼容SPI串行端口
- 整个温度范围保持单调

应用

- 数字伺服控制循环
- 数字偏移和增益调整
- 工业过程控制
- 机器人和运动控制设备
- 海量存储设备

产品外形



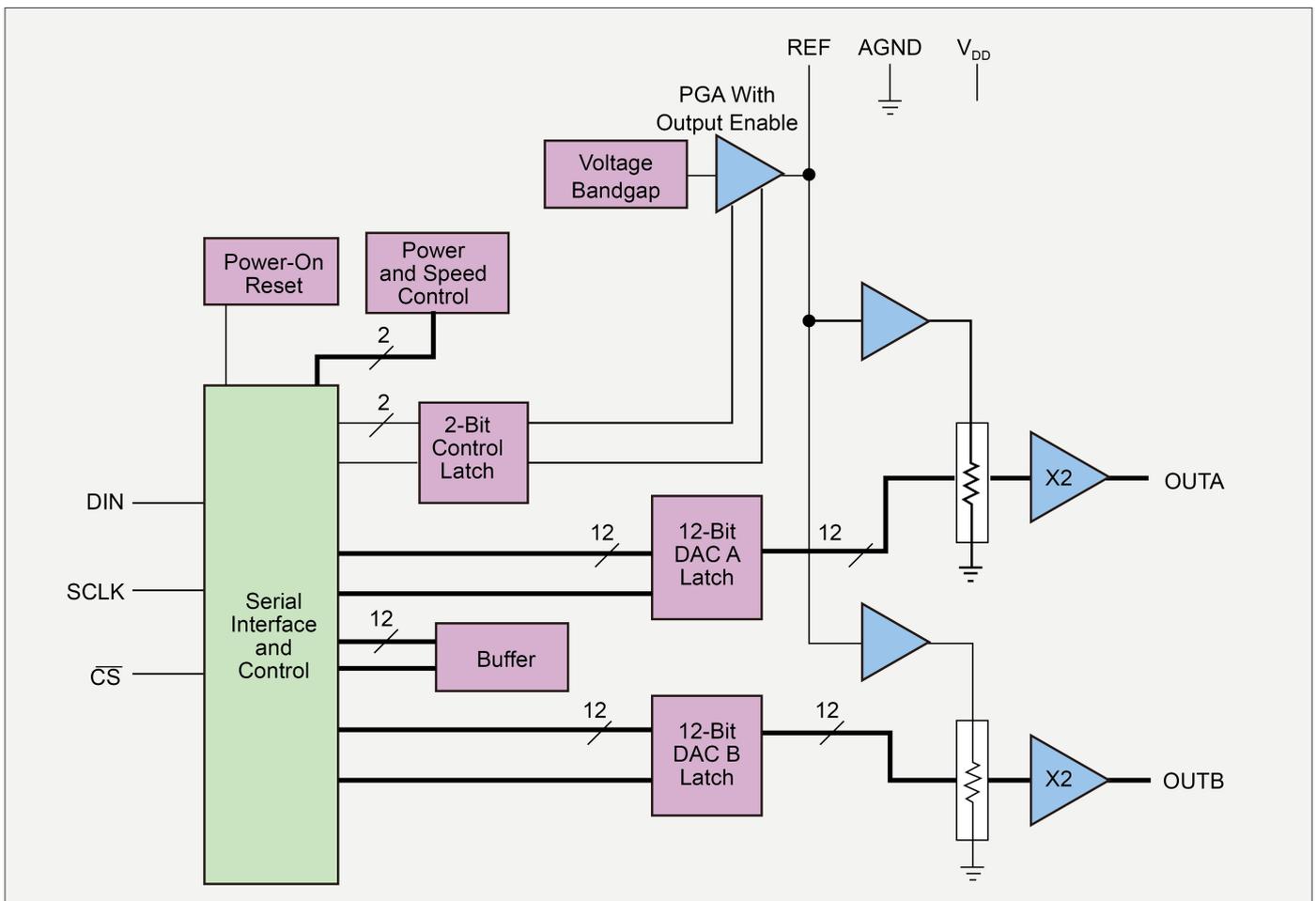
谨慎! 建议在操作和组装本部件时采取正常的防静电措施，以防止静电损坏和/或退化。本数据表中的组件不能用于军事或航空航天应用或环境。

订购信息

制造商零件号	温度范围 (°C)	封装	标记信息	湿敏等级	包装, 数量	生态计划
CLM5638CD	0 to 70°C	SOIC-8	CLM5638CD	MSL3	管件, 1000PCS	绿色
CLM5638CDR	0 to 70°C	SOIC-8	CLM5638CD	MSL3	卷带, 2500PCS	绿色
CLM5638ID	-40 to 85°C	SOIC-8	CLM5638ID	MSL3	管件, 1000PCS	绿色
CLM5638IDR	-40 to 85°C	SOIC-8	CLM5638ID	MSL3	卷带, 2500PCS	绿色
CLM5638QD	-40 to 125°C	SOIC-8	CLM5638QD	MSL3	管件, 1000PCS	绿色
CLM5638QDR	-40 to 125°C	SOIC-8	CLM5638QD	MSL3	卷带, 2500PCS	绿色
CLM5638QDREP	-40 to 125°C	SOIC-8	CLM5638QDP	MSL3	卷带, 2500PCS	绿色

启珑微电子将“绿色”定义为符合RoHS标准，并且不含卤素物质。

功能块



CLM5638框图

目录

概述.....	1
特征.....	1
应用.....	1
产品外形	1
订购信息	2
功能块	2
目录.....	3
1. 产品工作条件.....	4
1.1.绝对最大额定值.....	4
1.2.推荐工作条件.....	4
2. 封装及引出端说明	4
2.1.引出端排列	4
2.2.外形尺寸说明.....	5
3. 产品电特性.....	6
4. 典型应用.....	9
4.1.常规功能	9
4.2.串行接口	9
4.3.串行时钟频率和更新速率.....	9
4.4.格式.....	9
4.5.操作示例.....	10
5. 应用注意事项	12
5.1.产品防护.....	12
5.1.1.电装及防护措施.....	12
5.1.2.包装.....	12
5.1.3.运输和贮存.....	12
6. 联系方式.....	13

1. 产品工作条件

1.1. 绝对最大额定值

器件绝对最大额定值如下：

电源电压(V _{DD} to AGND)	7V
参考输入电压范围.....	-0.3V~V _{DD} +0.3V
数字输入电压范围.....	-0.3V~V _{DD} +0.3V
工作温度(T _A).....	-40°C~85°C
贮存温度 (T _{stg}).....	-65°C ~ 150°C

1.2. 推荐工作条件

参考手册		最小	典型	最大	单位
电源电压, VDD	VDD = 5 V	4.5	5	5.5	V
	VDD = 3 V	2.7	3	3.3	V
上电复位, POR		0.55		2	V
高电平数字输入电压, VIH	VDD = 2.7 V to 5.5 V	2			V
低电平数字输入电压, VIL	VDD = 2.7 V to 5.5 V			0.8	V
参考电压, Vref to REF terminal	VDD = 5 V	AGND	2.048	VDD-1.5	V
参考电压, Vref to REF terminal	VDD = 3 V	AGND	1.024	VDD-1.5	V
负载电阻, RL		2			kΩ
负载电容, CL				100	pF
时钟频率, f _{CLK}				20	MHz
工作电压, T _A		-40		85	°C

2. 封装及引出端说明

2.1. 引出端排列

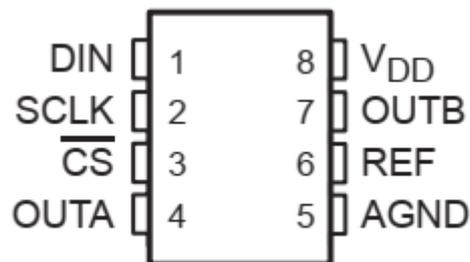


图 1 管脚定义图

管脚描述：

管脚序号	管脚定义	管脚功能	管脚序号	管脚名称	管脚功能
1	DIN	串行数字数据输入端	5	AGND	地
2	SCLK	串行数字时钟输入端	6	REF	参考模拟电压输入/输出端
3	$\overline{\text{cs}}$	芯片选端，数字输入低电平，用于启用/禁用输入端	7	OUTB	DAC B模拟输出端
4	OUTA	DAC A模拟输出端	8	VDD	正电源

表 1 管脚定义表

2.2.外形尺寸说明

SOP8外形尺寸按图2规定。

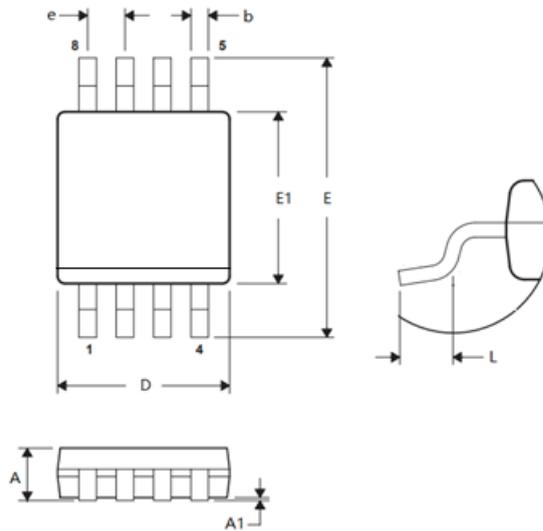


图 2 外壳外形

单位为毫米

尺寸符号	数值			尺寸符号	数值		
	最小	公称	最大		最小	公称	最大
A	—	—	1.75	e	—	1.27	—
A1	0.10	—	0.25	b	0.31	—	0.51
D	4.80	—	5.00	L	0.40	—	1.27
E	5.80	—	6.20	E1	3.80	—	4.00

表 2 尺寸表

3. 产品电特性

电特性应按表3的规定， $V_{ref}=2.048V$ ， $V_{ref}=1.024V$ 除非另有说明

参数		测试条件		最小	典型	最大	单位
电源							
IDD	电源电流	无负载 所有引脚为 AGND or VDD DA锁存器= 0x800	VDD=5V Int. ref.	Fast	4.3	7.0	mA
				Slow	2.2	3.6	
			VDD=3V, Int. ref.	Fast	3.8	6.3	mA
				Slow	1.8	3.0	
			VDD=5V, Ext. ref.	Fast	3.9	6.3	mA
				Slow	1.8	3.0	
			VDD=3V, Ext. ref.	Fast	3.5	5.7	mA
				Slow	1.5	2.6	
PD模式电源电流					0.01	10	μA
PSR R	电源抑制比	Zero scale,零点量程			65		dB
		Full scale,满量程			65		
静态直流电特征							
	分辨率			12			bits
INL	非线性积分, 端点已调整				± 1.7	± 4	LSB
DNL	非线性微分			\pm	± 0.4	± 1	LSB
E_{ZS}	零点误差(零点偏移误差)			\pm		± 24	mV
E_{ZS} TC	零点误差温度系数				10		ppm $^{\circ}C$
E_G	增益误差			\pm		± 0.6	%full scale eV满 量程
E_G TC	增益误差温度系数				10		ppm $^{\circ}C$
输出特征							
VO	输出电压	RL = 10 k Ω		0		$V_{DD}-0.4$	V
输出负载调节精度		VO = 4.096 V, 2.048 V, RL = 2 k Ω				± 0.25	% full scale eV
REF作为输出引脚							

Vref(OUTL)	低电平参考电压		1.003	1.024	1.045	V	
Vref(OUTH)	高电平参考电压	VDD > 4.75 V	2.027	2.048	2.069	V	
Iref(source)	输出拉电流				1	mA	
Iref(sink)	输出灌电流		-1			mA	
负载电容					100	pF	
PSRR	电源抑制比			-65		dB	
REF作为输入引脚							
VI	输入电压		0		V _{DD} -1.5	V	
RI	输入电阻			10		MΩ	
CI	输入电容			5		pF	
基准输入带宽		REF = 0.2 V _{pp} + 1.024 V _{dc}	Fast		1.3	MHz	
			Slow		525	kHz	
参考馈通		REF = 1 V _{pp} at 1 kHz + 1.024 V _{dc}		-80		dB	
数字输入							
I _{IH}	高电平数字输入电流	V _I = V _{DD}			1	μA	
I _{IL}	低电平数字输入电流	V _I = 0 V	-1			μA	
CI	输入电容			8		pF	
模拟输出动态参数							
ts(FS)	Output settling time, full scale 输出设置时间 满量程	RL = 10 kΩ ; CL = 100 pF	Fast		1	3	μs
			Slow		3.5	7	
ts(CC)	Output settling time, code to code 输出设置时间 编码到编码	RL = 10 kΩ, CL = 100 pF,	Fast		0.5	1.5	μs
			Slow		1	2	
SR	压摆率	RL = 10 kΩ, CL = 100 pF,	Fast		12		V/μs
			Slow		1.8		
Glitch energy 故障能量		DIN = 0 to 1, CS = VDD FCLK = 100 kHz,			5	nV-s	
SNR	Signal-to-noise ratio 信号噪声率	fs = 480 kSPS, fout = 1 kHz, RL = 10 kΩ, CL = 100 pF		69	74		
S/(N+D)	Signal-to-noise+ distortion 信号噪声失真			58	67		

THD	Total harmonic distortion 总谐波失真			69	57	dB
	Spurious free dynamic range 无杂散动态范围		57	72		
数字输入时序需求						
tsu(CS-CK)	Setup time, CS low before first negative SCLK edge 建立时间	10				ns
tsu(C16-CS)	Setup time, 16th negative SCLK edge (when D0 is sampled) before CS rising edge 建立时间	10				ns
twH	SCLK pulse width high SCLK高脉冲宽度	25				ns
twL	SCLK pulse width low SCLK低脉冲宽度	25				ns
tsu(D)	Setup time, data ready before SCLK falling edge 建立时间	10				ns
th(D)	Hold time, data held valid after SCLK falling edge 保持时间	5				ns

表 3 电参数特性表

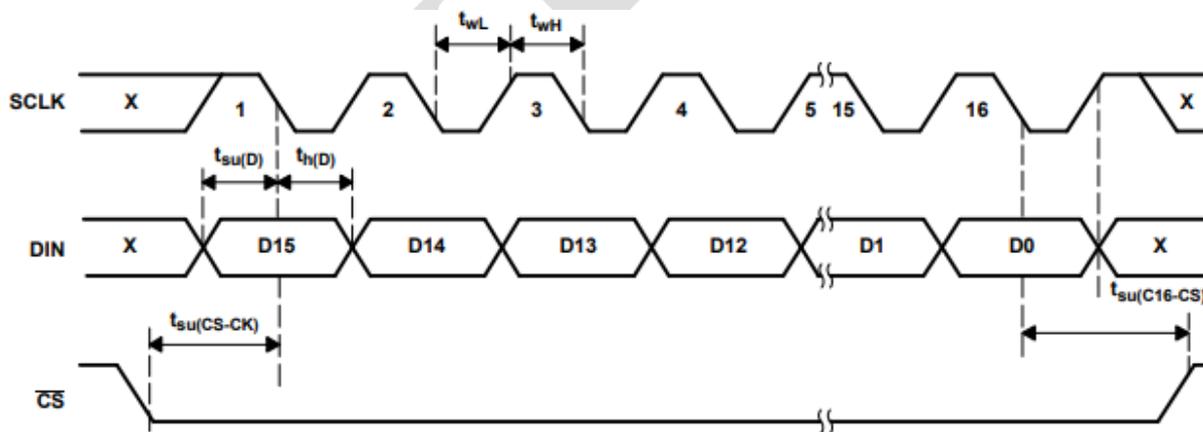


图 4 工作波形图

4. 典型应用

4.1. 常规功能

CLM5638是一个双12位，单电源DAC，基于电阻串架构的DAC。它由一个系列组成接口，一个速度和降电控制逻辑，一个可编程的内部参考，一个电阻串，和一个轨间输出缓冲器。

输出电压：

$$2 \text{ REF } \frac{\text{CODE}}{0x1000} [\text{V}]$$

其中，REF是参考电压，CODE是在0x000到0xFFF范围内的数字输入值。上电时，最初将内部锁存器放到初始状态（所有位为0）。

4.2. 串行接口

CS的一个下降沿开始将数据每位（从MSB开始）移动到下降时的内部寄存器SCLK的边缘。在16位被转移或CS上升后，移位寄存器的内容被移动到目标锁存器(DAC A、DAC B、缓冲区、控制)，取决于数据中的控制位。

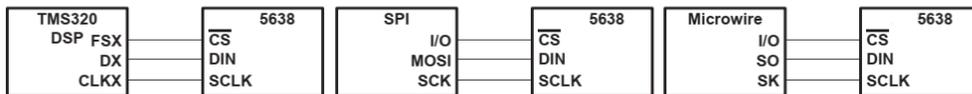


图 5 3线接口图

SPI和Microwire说明：在控制器开始数据传输之前，软件必须生成一个连接到FS的引脚上的下降边缘。如果字宽为8位（SPI™和Microwire），则进行两个写操作必须执行，以对CLM5638进行编程。写入操作后，保持寄存器或控制寄存器会在第16个正时钟边缘自动更新。

4.3. 串行时钟频率和更新速率

最大串行时钟频率为：

$$f_{\text{sclkmax}} = \frac{1}{t_{\text{whmin}} + t_{\text{wlmin}}} = 20 \text{ MHz}$$

最大更新速率为：

$$f_{\text{updatemax}} = \frac{1}{16 (t_{\text{whmin}} + t_{\text{wlmin}})} = 1.25 \text{ MHz}$$

注意：最大更新率只是串行接口的一个理论值。

4.4. 格式

数据格式

CLM5638的16位数据字由两部分组成：

编程位（D15 .. D12）

数据（D11 .. D0）

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
R1	SPD	PWR	R0	12 Data bits											

SPD:速度控制位 1->快模式 0->慢模式

PWR:上电控制位 1->掉电模式 0->普通模式

下表列出了寄存器选择位的可能组合：

寄存器选择位

R1	R0	寄存器
0	0	数据写入DAC B和BUFFER
0	1	写数据到BUFFER
1	0	写数据到DAC A，并且用BUFFER中的内容升级DAC B
1	1	写数据到控制寄存器

这12个数据位的含义取决于寄存器。如果选择了其中一个DAC寄存器或缓冲区，然后，这12个数据位确定了新的DAC值：

数据位：DAC A、DAC B和缓冲区

D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
New DAC Value											

如果选择控制，则使用12个数据位中的D1、D0对参考电压进行编程：

数据位：CONTROL

D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
X	X	X	X	X	X	X	X	X	X	REF1	REF0

X：不关心

REF1和REF0确定参考源，如果选择内参考，则确定参考电压。

基准

REF1	REF0	参考电压
0	0	外部提供参考电压
0	1	1.024V
1	0	2.048V
1	1	外部提供参考电压

4.5.操作示例

设置DAC A输出，选择快速模式，选择2.048 V的内部参考：

1.设置参考电压为2.048V（控制寄存器）：

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	1	0	1	0	0	0	0	0	0	0	0	0	0	1	0

2.写入新的DAC A值，并更新DAC A输出：

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	1	0	0	New DAC A output value											

在D0采样后，DAC A输出被更新。

要使用相同的DAC配置连续输出数据，不需要对控制进行编程再次注册。

设置DAC B输出，选择快速模式，选择外部参考：

3.选择外部参照（控制寄存器）：

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0

4.将新的DAC B值写入缓冲区，并更新DAC B输出：

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	0	New BUFFER content and DAC B output value											

在D0采样后，DAC A输出被更新。

要使用相同的DAC配置连续输出数据，不需要对控制进行编程再次注册。

设置DAC A值，设置DAC B值，同时更新两者，选择慢速模式，选择内部引用1.024 V时：

1.设置参考电压为1.024V（控制寄存器）：

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	1

2.将DAC B的数据写入到缓冲区：

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	1	New DAC B value											

3.写入新的DAC A值，并同时更新DAC A和B：

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	New DAC A value											

在从DAC A数据字采样D0后，两个输出都在上升的时钟边缘上进行更新。

要使用相同的DAC配置连续输出数据，不需要对控制进行编程再次注册。

设置掉电模式

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
X	X	1	X	X	X	X	X	X	X	X	X	X	X	X	X

X:不关心

5. 应用注意事项

5.1. 产品防护

5.1.1. 电装及防护措施

器件应采取防静电措施进行操作。推荐下列操作措施：

- a) 器件应在防静电的工作台上操作；
- b) 试验设备和器具应接地；
- c) 不能直接用手触摸器件引线，应佩戴防静电指套和腕带；
- d) 器件应存放在防静电材料制成的容器中；
- e) 生产、测试、使用及流转过程工作区域内应避免使用能引起静电的塑料、橡胶或丝织物；
- f) 相对湿度应尽可能保持在30%~70%。

5.1.2. 包装

器件包装应至少满足以下要求：

- a) 由无腐蚀的材料制成；
- b) 具有足够的强度，能够经得起搬运过程中的震动和冲击；
- c) 用防静电材料涂敷过或浸渍过，具备足够的防静电能力；
- d) 能够牢固的把所装器件支撑在一定的的位置；
- e) 能保持器件引线不发生变形；
- f) 没有锋利的棱角；
- g) 能安全容易的移动、检查和替换器件；
- h) 一般不使用聚氯乙烯、氯丁橡胶、乙烯树脂和聚硫化物等材料，也不允许使用有硫、盐、酸、碱等腐蚀成分的材料，使用具有低放气指数、低尘粒脱落的材料制造为宜。

5.1.3. 运输和贮存

器件在运输和贮存过程中，至少应满足以下要求：

a) 运输：在避免雨、雪直接影响的情况下，装有产品的包装箱可以用任何运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。

b) 贮存：包装好的产品应贮存在环境温度为16°C~28°C，相对湿度不大于 30%~70%，周围没有酸、碱或其它腐蚀性气体且通风良好的库房里。

6. 联系方式

启珑微电子（北京）有限公司

北京市海淀区稻香湖路绿地云谷科技中心7号楼4层

邮政编码：100095
联系电话：+86-10-82466062 62106606
邮箱：sales@chiplon.com
技术支持：support@chiplon.com
网址：www.chiplon.com

Copyright. Chiplon Microelectronics Co., Ltd. All rights are reserved.

The information furnished by Chiplon is believed to be accurate and reliable. However, no responsibility is assumed for inaccuracies and specifications within this document are subject to change without notice. The material contained herein is the exclusive property of Chiplon and shall not be distributed, reproduced, or disclosed in whole or in part without prior written permission of Chiplon. Chiplon products are not authorized for use as critical components in life support devices or systems without express written approval of Chiplon. The Chiplon logo is a registered trademark of Chiplon Microelectronics Co., Ltd. All other names are the property of their respective owners.

